



PATENT ABSTRACTS OF JAPAN

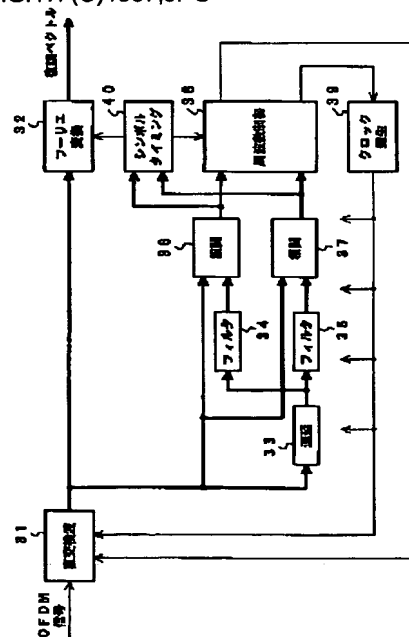
(11) Publication number: **09321733 A**(43) Date of publication of application: **12 . 12 . 97**(51) Int. Cl. **H04J 11/00**
H04L 27/38(21) Application number: **09019411**(22) Date of filing: **31 . 01 . 97**(30) Priority: **29 . 03 . 96 JP 08 76597**(71) Applicant: **JISEDAI DIGITAL TELEVISION
HOSO SYST
KENKYUSHO:KK MATSUSHITA
ELECTRIC IND CO LTD**(72) Inventor: **KIMURA TOMOHIRO
HARADA YASUO
KAGEYAMA TEIJI
KISODA AKIRA
HAYASHI KENICHIRO
HAYASHINO YUJI**(54) **OFDM DEMODULATOR**

COPYRIGHT: (C)1997,JPO

(57) Abstract:

PROBLEM TO BE SOLVED: To synchronize the frequency of a local oscillation signal for OFDM (orthogonal frequency dividing multiplexing) orthogonal wave detection and sampling clock with an OFDM signal without receiving the influence of noise and at high speed.

SOLUTION: An orthogonal wave detecting circuit 31 orthogonally wave- detects the OFDM signal by the local oscillation signal to obtain a complex wave detection signal for each sampling signal. After a delay circuit 33 delays it by the number of clocks equivalent to a valid symbol period with the sampling clock, filter circuits 34 and 35 extract the signal components of respectively different frequency bands. Then correlation circuits 36 and 37 obtain the correlation vector of each filter output and the complex wave detection signal and a frequency control circuit 38 obtains the frequency error of the local oscillation signal and the sampling clock from the sum and the difference of the phase angle of each correlation vector to respectively control the frequency of the local oscillation signal and that of the sampling clock based on the error to synchronize with the OFDM signal.



(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平9-321733

(43)公開日 平成9年(1997)12月12日

(51)Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 J 11/00			H 0 4 J 11/00	Z
H 0 4 L 27/38			H 0 4 L 27/00	G

審査請求 有 請求項の数10 O L (全 23 頁)

(21)出願番号	特願平9-19411	(71)出願人	395017298 株式会社次世代デジタルテレビジョン放送 システム研究所 東京都港区赤坂5丁目2番8号
(22)出願日	平成9年(1997)1月31日	(71)出願人	000005821 松下電器産業株式会社 大阪府門真市大字門真1006番地
(31)優先権主張番号	特願平8-76597	(72)発明者	木村 知弘 東京都港区赤坂5丁目2番8号 株式会社 次世代デジタルテレビジョン放送システム 研究所内
(32)優先日	平8(1996)3月29日	(74)代理人	弁理士 鈴江 武彦 (外5名)
(33)優先権主張国	日本 (J P)		

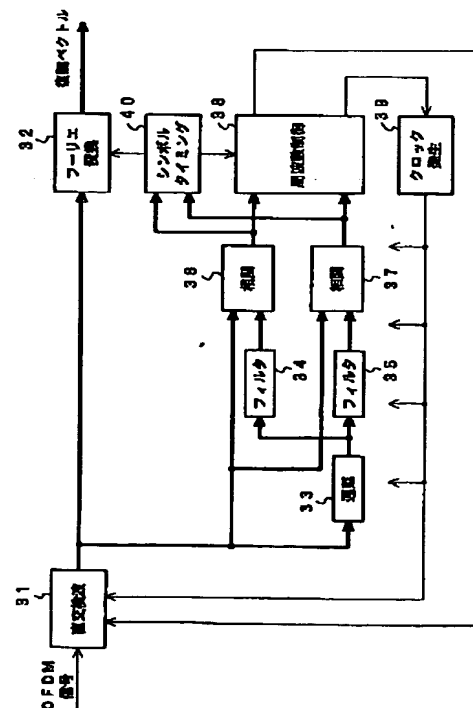
最終頁に続く

(54)【発明の名称】 OFDM復調装置

(57)【要約】

【課題】 OFDM直交検波用の局部発振信号及び標準化クロックの周波数を、雑音に影響されることなく、かつ高速にOFDM信号に同期させる。

【解決手段】 直交検波回路31にて局部発振信号によりOFDM信号を直交検波して標準化クロック毎に複素検波信号を求め、遅延回路33により標準化クロックで有効シンボル期間相当のクロック数遅延した後、フィルタ回路34、35により各々異なる周波数領域の信号成分を抽出し、相関回路36、37により各フィルタ出力と複素検波信号との相関ベクトルを求め、周波数制御回路38により各相関ベクトルの位相角の和及び差から局部発振信号及び標準化クロックの周波数誤差を求め、その誤差に基づいて局部発振信号の周波数、標準化クロックの周波数をそれぞれ制御し、これによってOFDM信号との同期化を図る。



【特許請求の範囲】

【請求項1】 1シンボルがガード期間と有効シンボル期間とで形成され、シンボル内で周期性を有するように前記有効シンボル期間の信号の一部が前記ガード期間に複写された直交周波数分割多重信号なるOFDM信号を受信し、前記有効シンボル期間の変調ベクトルを復調するOFDM復調装置であって、
 標本化された前記OFDM信号をそれぞれ互いに異なるろ波特性でろ波する第1及び第2のフィルタ手段と、
 前記第1及び第2のフィルタ手段に前置され標本化された前記OFDM信号を標本化クロックに基づいて前記第1及び第2のフィルタ手段の遅延時間を考慮した前記有効シンボル期間長に相当するクロック数だけ遅延する遅延手段と、
 標本化された前記OFDM信号と前記第1のフィルタ手段の出力信号との相関を求めて第1の相関ベクトルを得る第1の相関手段と、
 標本化された前記OFDM信号と前記第2のフィルタ手段の出力信号との相関を求めて第2の相関ベクトルを得る第2の相関手段と、
 前記第1の相関ベクトルと前記第2の相関ベクトルとに基づいて搬送波周波数の誤差と標本化周波数の誤差とを求め、それぞれの誤差を除去すべく搬送波周波数制御信号と標本化周波数制御信号とを出力する周波数制御手段とを具備することを特徴とするOFDM復調装置。

【請求項2】 1シンボルがガード期間と有効シンボル期間とで形成され、シンボル内で周期性を有するように前記有効シンボル期間の信号の一部が前記ガード期間に複写された直交周波数分割多重信号なるOFDM信号を受信し、前記有効シンボル期間の変調ベクトルを復調するOFDM復調装置であって、
 標本化された前記OFDM信号をそれぞれ互いに異なるろ波特性でろ波する第1及び第2のフィルタ手段と、
 標本化された前記OFDM信号を標本化クロックに基づいて前記第1及び第2のフィルタ手段の遅延時間を考慮した前記有効シンボル期間長に相当するクロック数だけ遅延する遅延手段と、
 前記第1のフィルタ手段の出力信号と前記遅延手段の出力信号との相関を求めて第1の相関ベクトルを得る第1の相関手段と、
 前記第2のフィルタ手段の出力信号と前記遅延手段の出力信号との相関を求めて第2の相関ベクトルを得る第2の相関手段と、前記第1の相関ベクトルと前記第2の相関ベクトルとに基づいて搬送波周波数の誤差と標本化周波数の誤差とを求め、それぞれの誤差を除去すべく搬送波周波数制御信号と標本化周波数制御信号とを出力する周波数制御手段とを具備することを特徴とするOFDM復調装置。

【請求項3】 1シンボルがガード期間と有効シンボル期間とで形成され、シンボル内で周期性を有するように

前記有効シンボル期間の信号の一部が前記ガード期間に複写された直交周波数分割多重信号なるOFDM信号を受信し、前記有効シンボル期間の変調ベクトルを復調するOFDM復調装置であって、

標本化された前記OFDM信号をそれぞれ互いに異なるろ波特性でろ波する第1及び第2のフィルタ手段と、
 標本化された前記OFDM信号を標本化クロックに基づいて前記有効シンボル期間長に相当するクロック数だけ遅延する遅延手段と、

10 前記遅延手段で遅延されたOFDM信号を前記第1のフィルタ手段と同じろ波特性でろ波する第3のフィルタ手段と、

前記遅延手段で遅延されたOFDM信号を前記第2のフィルタ手段と同じろ波特性でろ波する第4のフィルタ手段と、

前記第1のフィルタ手段の出力信号と前記第3のフィルタ手段の出力信号との相関を求めて第1の相関ベクトルを得る第1の相関手段と、

20 前記第2のフィルタ手段の出力信号と前記第4のフィルタ手段の出力信号との相関を求めて第2の相関ベクトルを得る第2の相関手段と、

前記第1の相関ベクトルと前記第2の相関ベクトルとに基づいて搬送波周波数の誤差と標本化周波数の誤差とを求め、それぞれの誤差を除去すべく搬送波周波数制御信号と標本化周波数制御信号とを出力する周波数制御手段とを具備することを特徴とするOFDM復調装置。

【請求項4】 1シンボルがガード期間と有効シンボル期間とで形成され、シンボル内で周期性を有するように前記有効シンボル期間の信号の一部が前記ガード期間に複写された直交周波数分割多重信号なるOFDM信号を受信し、前記有効シンボル期間の変調ベクトルを復調するOFDM復調装置であって、

標本化された前記OFDM信号をそれぞれ互いに異なるろ波特性でろ波する第1及び第2のフィルタ手段と、

前記第1及び第2のフィルタ手段の出力信号を標本化クロックに基づいて前記有効シンボル期間長に相当するクロック数だけ各々遅延する第1及び第2の遅延手段と、

40 前記第1のフィルタ手段の出力信号と前記第1の遅延手段の出力信号との相関を求めて第1の相関ベクトルを得る第1の相関手段と、

前記第2のフィルタ手段の出力信号と前記第2の遅延手段の出力信号との相関を求めて第2の相関ベクトルを得る第2の相関手段と、

前記第1の相関ベクトルと前記第2の相関ベクトルとに基づいて搬送波周波数の誤差と標本化周波数の誤差とを求め、それぞれの誤差を除去すべく搬送波周波数制御信号と標本化周波数制御信号とを出力する周波数制御手段とを具備することを特徴とするOFDM復調装置。

【請求項5】 1シンボルがガード期間と有効シンボル期間とで形成され、シンボル内で周期性を有するように

前記有効シンボル期間の信号の一部が前記ガード期間に複写された直交周波数分割多重信号なる OFDM 信号を受信し、前記有効シンボル期間の変調ベクトルを復調する OFDM 復調装置であって、
 標準化された前記 OFDM 信号をそれぞれ互いに異なる波特性で波する第 1 及び第 2 のフィルタ手段と、
 前記第 1 及び第 2 のフィルタ手段の出力信号を標準化クロックに基づいて前記第 1 及び第 2 のフィルタ手段の遅延時間を考慮した前記有効シンボル期間長に相当するクロック数だけ各々遅延する第 1 及び第 2 の遅延手段と、
 標準化された前記 OFDM 信号と前記第 1 のフィルタ手段の出力信号との相関を求めて第 1 の相関ベクトルを得る第 1 の相関手段と、
 標準化された前記 OFDM 信号と前記第 2 のフィルタ手段の出力信号との相関を求めて第 2 の相関ベクトルを得る第 2 の相関手段と、
 前記第 1 の相関ベクトルと前記第 2 の相関ベクトルとに基づいて搬送波周波数の誤差と標準化周波数の誤差とを求め、それぞれの誤差を除去すべく搬送波周波数制御信号と標準化周波数制御信号とを出力する周波数制御手段とを具備することを特徴とする OFDM 復調装置。
 【請求項 6】 さらに、前記 OFDM 信号を標準化するために用いられる前記標準化クロックを発生する標準化クロック発生手段を具備し、
 前記標準化クロック発生手段の発生する標準化クロックの周波数が前記標準化周波数制御信号に従って制御されることを特徴とする請求項 1 乃至 5 いずれか記載の OFDM 復調装置。
 【請求項 7】 さらに、前記搬送波周波数制御信号に従って発振周波数が制御される局部発振手段と、
 前記局部発振手段の出力する信号を前記 OFDM 信号に乗じて周波数変換を行う乗算手段とを具備することを特徴とする請求項 1 乃至 6 記載の OFDM 復調装置。
 【請求項 8】 さらに、前記第 1 の相関ベクトルと前記第 2 の相関ベクトルとの少なくともいずれかの相関ベクトルに基づいて前記 OFDM 信号のシンボルタイミングを判別するシンボルタイミング判別手段と、
 前記シンボルタイミング判別手段で判別されたシンボルタイミングに基づいて前記有効シンボル期間長の OFDM 信号を抽出するシンボル抽出手段と、
 前記シンボル抽出手段で抽出された有効シンボル期間長の OFDM 信号を離散フーリエ変換処理して送信側で施した変調ベクトルを復調するデジタル復調手段とを具備することを特徴とする請求項 1 乃至 7 記載の OFDM 復調装置。
 【請求項 9】 前記第 1 及び第 2 のフィルタ手段は、いずれか一方が前記 OFDM 信号帯域の中心周波数より高い周波数帯域の信号成分を主として通過させるる波特性を有し、他方が前記 OFDM 信号帯域の中心周波数より低い周波数帯域の信号成分を主として通過させるる波特

性を有することを特徴とする請求項 1 乃至 8 記載の OFDM 復調装置。

【請求項 10】 前記第 1 及び第 2 のフィルタ手段は、いずれか一方が前記 OFDM 信号帯域の中心周波数を軸に偶対称な通過特性を有し、他方が前記 OFDM 信号帯域の中心周波数を軸に奇対称な通過特性を有することを特徴とする請求項 1 乃至 8 記載の OFDM 復調装置。

【発明の詳細な説明】

【0001】

10 【発明の属する技術分野】本発明は、OFDM 信号から有効シンボル期間の変調ベクトルを復調する OFDM 復調装置に関し、特に局部発振信号及び標準化クロックの同期化技術に関する。

【0002】

20 【従来の技術】近年、移動体向けデジタル音声放送や地上系デジタルテレビ放送において、OFDM（直交周波数分割多重）技術を用いた伝送方式が着目されている。この OFDM 伝送方式は、マルチキャリア変調方式の一種であり、隣接間で互いに直交する多数のサブキャリアに直並列変換された符号化データ（情報シンボル）を割り当て、それぞれ逆フーリエ変換（周波数領域を時間領域に変換）によってデジタル変調波に変換した後に、各々を加算することで OFDM 信号を生成し、伝送後に逆の処理を施すことにより元の符号化データが得られるようにしたものである。この方式は、サブキャリアに分割された各々の情報シンボルの周期が長くなるため、マルチパスなどの遅延波の影響を受けにくい特質を有している。

30 【0003】図 22 は、送信局側で OFDM 信号を発生する OFDM 変調装置の基本的なブロック構成を示すものである。図 22 において、逆フーリエ変換回路 11 は、複数の変調ベクトル（情報シンボル）を入力し、図示しないタイミング発生回路で生成されるシンボルタイミング信号に従って、シンボル単位で各変調ベクトルをそれぞれ隣接間で互いに直交する複数のサブキャリアに割り当て、逆フーリエ変換を施して周波数領域の信号を時間領域の信号に変換し、これによって有効シンボル期間の信号を得る。この信号はガード期間付加回路 12 に供給される。

40 【0004】このガード期間付加回路 12 は、上記シンボルタイミング信号に従って逆フーリエ変換回路 11 から有効シンボル期間の信号を順次取り込み、シンボル毎に有効シンボル期間に対してガード期間を前置する。さらに、そのガード期間に逆フーリエ変換回路 11 から出力される有効シンボル期間の後部の信号を複写し、基底帯域の OFDM 信号を構成する。このガード期間付加回路 12 で得られた基底帯域の OFDM 信号のフォーマットを図 23 に示す。この OFDM 信号は直交変調回路 13 に供給される。

50 【0005】この直交変調回路 13 は、上記ガード期間

付加回路 12 で得られた基底帯域の OFDM 信号に局部発振回路 14 で発生される局部発振信号によって直交変調を施し、中間周波数帯域または無線周波数帯域に周波数変換し、OFDM 信号として出力する。

【0006】図 24 は、受信局側で OFDM 信号を復調処理する OFDM 復調装置の基本的なブロック構成を示すものである。図 24 において、直交復調回路 15 は上記送信局からの OFDM 信号を入力し、局部発振回路 16 で発生される局部発振信号（検波周波数信号）によって直交復調することで、中間周波数帯域または無線周波数帯域の OFDM 信号から基底帯域の OFDM 信号に周波数変換する。この OFDM 信号はガード期間除去回路 17 に供給される。

【0007】このガード期間除去回路 17 は、直交復調回路 15 で基底帯域に変換された OFDM 信号からガード期間を除去し、有効シンボル期間の信号を抜き出す。この有効シンボル期間の信号はフーリエ変換回路 18 に供給される。

【0008】このフーリエ変換回路 18 は、有効シンボル期間の信号にフーリエ変換を施して時間領域の信号を周波数領域の信号に変換し、これによって複数の復調ベクトル（情報シンボル）を得る。

【0009】しかしながら、上記構成による OFDM 復調装置には、局部発振回路 16 で得られる局部発振信号の周波数が OFDM 変調装置側の局部発振回路 14 で得られる変調周波数とずれていたたり、フーリエ変換回路 18 が離散的な変換を行う場合に標準化クロックの周波数がずれていると、フーリエ変換回路 18 で得られる復調ベクトルにサブキャリア間の相互干渉が発生するという問題がある。

【0010】そこで、従来では、局部発振信号の周波数及び標準化クロックのクロック周波数の同期を行うために、図 25 に示すように、OFDM 信号に電力を抑圧したヌルシンボルや特定の既知の信号からなる基準シンボルを定期的に付加して伝送する方法が考えられている。

【0011】ところが、このような伝送方法では、ヌルシンボルや基準シンボルを頻繁に伝送すると伝送効率が低下してしまう。一方、伝送効率を低下させないためにヌルシンボルや基準シンボルを伝送する頻度を抑え、局部発振信号の周波数及び標準化クロックのクロック周波数の同期に誤差を生じてしまう。

【0012】この問題を解決するために、ヌルシンボルや基準シンボルを用いずに局部発振信号の周波数やクロック周波数の同期を行う方法が特開平 7-143096 号公報に開示されている。以下、上記公報に開示されている従来の OFDM 復調装置について、図 26 を参照しながら説明する。

【0013】図 26 はそのブロック構成を示すもので、直交検波回路 21 は OFDM 信号を入力し、内部で発生される局部発振信号により直交検波して得られた複素検

波信号を標準化クロック毎に出力する。この複素検波信号はフーリエ変換回路 22 及びシンボルタイミング判定回路 23 に供給される。

【0014】シンボルタイミング判定回路 23 は、OFDM 信号においてガード期間に有効シンボル期間の後部の信号が複写されていることを利用し、複素検波信号を有効シンボル期間だけ遅延した信号と直接入力した複素検波信号との相関を求めてシンボルタイミングを判定し、フーリエ変換回路 22 に有効シンボル期間を通知する。

【0015】このフーリエ変換回路 22 は、シンボル毎に有効シンボル期間の複素検波信号を抽出してフーリエ変換を施し、復調ベクトルとして出力する。このようにして得られた復調ベクトルはコンステレーション分析回路 24 にも供給される。

【0016】このコンステレーション分析回路 24 は、2 つ以上の異なる周波数のサブキャリアでの復調ベクトルを抽出し、コンステレーションの位相回転から直交検波用の局部発振信号の周波数誤差と標準化クロックの周波数誤差を求め、検波周波数誤差信号及びクロック周波数誤差信号を生成する。クロック周波数誤差信号はクロック周波数制御回路 25 に供給され、検波周波数誤差信号は検波周波数制御回路 26 に供給される。

【0017】上記クロック周波数制御回路 25 は、コンステレーション分析回路 24 からのクロック周波数誤差信号をもとにクロック発生回路 27 のクロック周波数を制御する。また、検波周波数制御回路 26 は、コンステレーション分析回路 24 からの検波周波数誤差信号をもとに、直交検波回路 21 の内部で発生される直交検波用の局部発振信号の周波数を制御する。

【0018】上記クロック発生回路 27 は、OFDM 復調装置の各部に標準化クロックを供給するもので、標準化クロックのクロック周波数はクロック周波数制御回路 25 からのクロック周波数制御信号によって制御される。

【0019】以下、上記構成による OFDM 復調装置の動作について説明する。前述の特開平 7-143096 号公報に開示されているように、従来の OFDM 復調装置は、コンステレーション分析回路 24 により、2 つ以上の異なる周波数のサブキャリアでの復調ベクトルから得られるコンステレーションの位相回転を各々分析し、局部発振信号の周波数誤差及び標準化クロックの周波数誤差を検出している。

【0020】これは、フーリエ変換回路 22 で OFDM 信号をフーリエ変換して得られた復調ベクトルの位相回転が検波周波数の誤差及びクロック周波数の誤差によって与えられ、かつ、検波周波数の誤差が復調ベクトルに与える位相回転角と、クロック周波数の誤差が復調ベクトルに与える位相回転角とが、サブキャリアの周波数によって異なることを利用している。

10

20

30

40

50

【0021】尚、復調ベクトルは本来の変調による位相回転も含んでいるため、コンステレーション分析回路24では、複数のシンボルに渡って復調ベクトルを重ね合わせてコンステレーションを求め、コンステレーション全体の回転角を求める必要がある。

【0022】

【発明が解決しようとする課題】しかしながら、上記公報に開示されているような従来のOFDM復調装置では、直交検波用の局部発振信号の周波数及び標本化クロックの周波数がずれた状態でフーリエ変換を行っているため、サブキャリア間の相互干渉が発生して正確な復調ベクトルが得られず、コンステレーション分析回路で局部発振信号や標本化クロックの周波数誤差を正確に求めることができないことがある。

【0023】また、コンステレーションを求めるには、複数のシンボルに渡って復調ベクトルを観測する必要があるため、局部発振信号及び標本化クロックの周波数誤差を抽出するまでに長い時間を要する。

【0024】さらに、各サブキャリアの変調が例えば64QAMのような多値変調である場合には、熱雑音等によってコンステレーションの分析に誤りが生じ易く、局部発振信号及び標本化クロックの周波数同期に乱れを生じてしまう。

【0025】本発明の課題は、上記の問題を解決し、OFDM直交検波用の局部発振信号及び標本化クロックの周波数がずれた状態でも、局部発振信号及び標本化クロックの周波数誤差を正確に推定することができ、これによって雑音に影響されることなく、かつ高速に局部発振信号及び標本化クロックの周波数をOFDM信号に同期させることのできるOFDM復調装置を提供することにある。

【0026】

【課題を解決するための手段】上記課題を解決するために第1の発明は、1シンボルがガード期間と有効シンボル期間とで形成され、シンボル内で周期性を有するように前記有効シンボル期間の信号の一部が前記ガード期間に複写された直交周波数分割多重信号なるOFDM信号を受信し、前記有効シンボル期間の変調ベクトルを復調するOFDM復調装置であって、標本化された前記OFDM信号をそれぞれ互いに異なるろ波特性でろ波する第1及び第2のフィルタ手段と、前記第1及び第2のフィルタ手段に前置され標本化された前記OFDM信号を標本化クロックに基づいて前記第1及び第2のフィルタ手段の遅延時間を考慮した前記有効シンボル期間長に相当するクロック数だけ遅延する遅延手段と、標本化された前記OFDM信号と前記第1のフィルタ手段の出力信号との相関を求めて第1の相関ベクトルを得る第1の相関手段と、標本化された前記OFDM信号と前記第2のフィルタ手段の出力信号との相関を求めて第2の相関ベクトルを得る第2の相関手段と、前記第1の相関ベクトル

と前記第2の相関ベクトルとに基づいて搬送波周波数の誤差と標本化周波数の誤差とを求め、それぞれの誤差を除去すべく搬送波周波数制御信号と標本化周波数制御信号とを出力する周波数制御手段とを具備するようにした。

【0027】第2の発明は、1シンボルがガード期間と有効シンボル期間とで形成され、シンボル内で周期性を有するように前記有効シンボル期間の信号の一部が前記ガード期間に複写された直交周波数分割多重信号なるOFDM信号を受信し、前記有効シンボル期間の変調ベクトルを復調するOFDM復調装置であって、標本化された前記OFDM信号をそれぞれ互いに異なるろ波特性でろ波する第1及び第2のフィルタ手段と、標本化された前記OFDM信号を標本化クロックに基づいて前記第1及び第2のフィルタ手段の遅延時間を考慮した前記有効シンボル期間長に相当するクロック数だけ遅延する遅延手段と、前記第1のフィルタ手段の出力信号と前記遅延手段の出力信号との相関を求めて第1の相関ベクトルを得る第1の相関手段と、前記第2のフィルタ手段の出力信号と前記遅延手段の出力信号との相関を求めて第2の相関ベクトルを得る第2の相関手段と、前記第1の相関ベクトルと前記第2の相関ベクトルとに基づいて搬送波周波数の誤差と標本化周波数の誤差とを求め、それぞれの誤差を除去すべく搬送波周波数制御信号と標本化周波数制御信号とを出力する周波数制御手段とを具備するようにした。

【0028】第3の発明は、1シンボルがガード期間と有効シンボル期間とで構成され、シンボル内で周期性を有するように前記有効シンボル期間の信号の一部が前記ガード期間に複写された直交周波数分割多重信号なるOFDM信号を受信し、前記有効シンボル期間の変調ベクトルを復調するOFDM復調装置であって、標本化された前記OFDM信号をそれぞれ互いに異なるろ波特性でろ波する第1及び第2のフィルタ手段と、標本化された前記OFDM信号を標本化クロックに基づいて前記有効シンボル期間長に相当するクロック数だけ遅延する遅延手段と、前記遅延手段で遅延されたOFDM信号を前記第1のフィルタ手段と同じろ波特性でろ波する第3のフィルタ手段と、前記遅延手段で遅延されたOFDM信号を前記第2のフィルタ手段と同じろ波特性でろ波する第4のフィルタ手段と、前記第1のフィルタ手段の出力信号と前記第3のフィルタ手段の出力信号との相関を求めて第1の相関ベクトルを得る第1の相関手段と、前記第2のフィルタ手段の出力信号と前記第4のフィルタ手段の出力信号との相関を求めて第2の相関ベクトルを得る第2の相関手段と、前記第1の相関ベクトルと前記第2の相関ベクトルとに基づいて搬送波周波数の誤差と標本化周波数の誤差とを求め、それぞれの誤差を除去すべく搬送波周波数制御信号と標本化周波数制御信号とを出力する周波数制御手段とを具備するようにした。

10

20

30

40

50

【0029】第4の発明は、1シンボルがガード期間と有効シンボル期間とで形成され、シンボル内で周期性を有するように前記有効シンボル期間の信号の一部が前記ガード期間に複写された直交周波数分割多重信号なるOFDM信号を受信し、前記有効シンボル期間の変調ベクトルを復調するOFDM復調装置であって、標準化された前記OFDM信号をそれぞれ互いに異なる波特性でろ波する第1及び第2のフィルタ手段と、前記第1及び第2のフィルタ手段の出力信号を標準化クロックに基づいて前記有効シンボル期間長に相当するクロック数だけ各々遅延する第1及び第2の遅延手段と、前記第1のフィルタ手段の出力信号と前記第1の遅延手段の出力信号との相関を求めて第1の相関ベクトルを得る第1の相関手段と、前記第2のフィルタ手段の出力信号と前記第2の遅延手段の出力信号との相関を求めて第2の相関ベクトルを得る第2の相関手段と、前記第1の相関ベクトルと前記第2の相関ベクトルとに基づいて搬送波周波数の誤差と標準化周波数の誤差とを求め、それぞれの誤差を除去すべく搬送波周波数制御信号と標準化周波数制御信号とを出力する周波数制御手段とを具備するようにした。

【0030】第5の発明は、1シンボルがガード期間と有効シンボル期間とで形成され、シンボル内で周期性を有するように前記有効シンボル期間の信号の一部が前記ガード期間に複写された直交周波数分割多重信号なるOFDM信号を受信し、前記有効シンボル期間の変調ベクトルを復調するOFDM復調装置であって、標準化された前記OFDM信号をそれぞれ互いに異なる波特性でろ波する第1及び第2のフィルタ手段と、前記第1及び第2のフィルタ手段の出力信号を標準化クロックに基づいて前記第1及び第2のフィルタ手段の遅延時間を考慮した前記有効シンボル期間長に相当するクロック数だけ各々遅延する第1及び第2の遅延手段と、標準化された前記OFDM信号と前記第1のフィルタ手段の出力信号との相関を求めて第1の相関ベクトルを得る第1の相関手段と、標準化された前記OFDM信号と前記第2のフィルタ手段の出力信号との相関を求めて第2の相関ベクトルを得る第2の相関手段と、前記第1の相関ベクトルと前記第2の相関ベクトルとに基づいて搬送波周波数の誤差と標準化周波数の誤差とを求め、それぞれの誤差を除去すべく搬送波周波数制御信号と標準化周波数制御信号とを出力する周波数制御手段とを具備するようにした。

【0031】第6の発明は、第1乃至第5の発明のいずれかの構成において、さらに、前記OFDM信号を標準化するために用いられる前記標準化クロックを発生する標準化クロック発生手段を具備し、前記標準化クロック発生手段の発生する標準化クロックの周波数が前記標準化周波数制御信号に従って制御されるようにした。

【0032】第7の発明は、第1乃至第6の発明のい

れかの構成において、さらに、前記搬送波周波数制御信号に従って発振周波数が制御される局部発振手段と、前記局部発振手段の出力する信号を前記OFDM信号に乗じて周波数変換を行う乗算手段とを具備するようにした。

【0033】第8の発明は、第1乃至第7の発明のいずれかの構成において、さらに、前記第1の相関ベクトルと前記第2の相関ベクトルとの少なくともいずれかの相関ベクトルに基づいて前記OFDM信号のシンボルタイミングを判別するシンボルタイミング判別手段と、前記シンボルタイミング判別手段で判別されたシンボルタイミングに基づいて前記有効シンボル期間長のOFDM信号を抽出するシンボル抽出手段と、前記シンボル抽出手段で抽出された有効シンボル期間長のOFDM信号を離散フーリエ変換処理して送信側で施した変調ベクトルを復調するデジタル復調手段とを具備するようにした。

【0034】第9の発明は、第1乃至第8の発明のいずれかの構成において、前記第1及び第2のフィルタ手段のいずれか一方が前記OFDM信号帯域の中心周波数より高い周波数帯域の信号成分を主として通過させる波特性を有し、他方が前記OFDM信号帯域の中心周波数より低い周波数帯域の信号成分を主として通過させる波特性を有するようにした。

【0035】第10の発明は、第1乃至第8の発明のいずれかの構成において、前記第1及び第2のフィルタ手段のいずれか一方が前記OFDM信号帯域の中心周波数を軸に偶対称な通過特性を有し、他方が前記OFDM信号帯域の中心周波数を軸に奇対称な通過特性を有するようにした。

【0036】

【発明の実施の形態】以下、図1乃至図21を参照して本発明の実施の形態を詳細に説明する。図1は本発明に係る第1の実施の形態におけるOFDM復調装置のブロック構成を示すものである。

【0037】図1において、直交検波回路31は、入力されるOFDM信号を内部で発生される局部発振信号に基づいて直交検波することで複素検波信号を求める。この複素検波信号は標準化クロック毎にフーリエ変換回路32に供給されると共に遅延回路33に供給され、同時に第1及び第2の相関回路36、37に供給される。

【0038】この遅延回路33は、直交検波回路31から出力される複素検波信号を標準化クロックの有効シンボル期間相当のクロック数分遅延するもので、その出力は第1及び第2のフィルタ回路34、35に供給される。

【0039】第1及び第2のフィルタ回路34、35は、それぞれ遅延回路33で遅延された複素検波信号の各々異なる周波数領域の信号成分を通過させる。第1のフィルタ回路34から出力される信号成分は直交検波回路31から出力される複素検波信号と共に第1の相関回

路36に供給される。同様に、第2のフィルタ回路35から出力される信号成分は直交検波回路31から出力される複素検波信号と共に第2の相関回路37に供給される。

【0040】第1の相関回路36は、第1のフィルタ回路34の出力信号と複素検波信号との相関を求め、第1の相関ベクトルとして出力する。第2の相関回路37は、第2のフィルタ回路35の出力する信号と複素検波信号との相関を求め、第2の相関ベクトルとして出力する。これらの相関回路36、37で得られた第1及び第2の相関ベクトルは周波数制御回路38及びシンボルタイミング判定回路40に供給される。

【0041】この周波数制御回路38は、シンボルタイミング信号に基づいて第1の相関ベクトルと第2の相関ベクトルを取り込み、両者の関係から局部発振信号の周波数誤差及び標本化クロックの周波数誤差を検出し、検波周波数制御信号及びクロック周波数制御信号を生成する。この周波数制御回路38から出力される検波周波数制御信号は直交検波回路31に供給され、その内部で発生される局部発振信号の周波数制御に供される。

【0042】クロック発生回路39は、詳細は図示しないが、OFDM復調装置の各部に標本化クロックを供給するもので、その標本化クロックのクロック周波数は周波数制御回路38から出力されるクロック周波数制御信号によって制御される。

【0043】一方、シンボルタイミング判定回路40は、第1の相関ベクトルと第2の相関ベクトルとからOFDM信号のシンボルの境界を求め、シンボルタイミング信号を得る。このシンボルタイミング信号はフーリエ変換回路32及び周波数制御回路38に供給される。

【0044】このフーリエ変換回路32は、シンボルタイミング信号に基づいて有効シンボル期間の複素検波信号を抽出し、フーリエ変換を施して時間領域から周波数領域への変換を行い、これによって復調ベクトル（情報シンボル）を得る。

【0045】上記直交検波回路31は、例えば図2に示すように構成できる。図2において、直交検波回路31に入力されたOFDM信号は、BPF（帯域通過フィルタ）311によって復調に必要な周波数帯域以外の雑音を除去され、乗算回路312、313に供給される。

【0046】局部発振回路314は、検波周波数制御信号によって周波数が制御される発振器で構成され、この局部発振回路314の出力する局部発振信号は乗算回路312及び移相回路315に供給される。移相回路315は局部発振信号を90度移相するもので、その出力は乗算回路313に供給される。

【0047】乗算回路312はBPF311からのOFDM信号と局部発振回路314からの局部発振信号とを乗算するもので、その出力はLPF（低域通過フィルタ）316に供給され、高調波成分が除去される。これ

により、LPF316から局部発振信号に対して同相成分の検波信号が得られる。

【0048】一方、乗算回路313はBPF311からのOFDM信号と移相回路315で90度移相された局部発振信号とを乗算するもので、その出力はLPF317に供給され、高調波成分が除去される。これにより、LPF317から局部発振信号に対して直交成分の検波信号が得られる。

【0049】このようにして得られた同相検波信号と直交検波信号はそれぞれA/D変換回路318、319で標本化クロック毎に量子化され、複素検波信号に合成されて直交検波回路31から出力される。

【0050】直交検波回路31の動作は、図3に示すように、局部発振回路314の発振周波数 f_c 付近のOFDM信号（図3（a））を基底帯域（中心周波数 f_0 ）の複素検波信号（図3（b））に変換する周波数変換に相当する。

【0051】第1のフィルタ回路34は、例えば図4に示すように構成できる。図4において、遅延回路

(Z^{-1}) 341、342は、当該フィルタ回路34に入力された複素検波信号を順次1標本化クロックずつ遅延する。入力された複素検波信号及び各遅延回路341、342で遅延された複素検波信号はそれぞれ係数回路343、344、345に供給される。

【0052】係数回路343は、複素検波信号に $-j$ （ j は虚数単位）を乗じる。係数回路344は、1標本化クロック遅延された複素検波信号に1を乗じる。係数回路345は、2標本化クロック遅延された複素検波信号に j を乗じる。係数回路343の出力と係数回路344の出力は加算回路346で加算され、さらに加算回路347で係数回路345の出力が加算されてフィルタ回路34の出力となる。

【0053】以上のように構成された第1のフィルタ回路14の周波数-振幅特性は、図5に示すように、主に基底帯域の中心周波数 f_0 に対して正の周波数領域の信号を通過させる特性を有する。また、1標本化クロックの群遅延特性を有する。

【0054】尚、係数回路343は、複素検波信号の実部と虚部を入れ替えた後に虚部の極性を反転する構成とすることで簡単に実現できる。係数回路344は省略可能である。係数回路345は、複素検波信号の実部と虚部を入れ替えた後に実部の極性を反転する構成とすることで簡単に実現できる。

【0055】一方、第2のフィルタ回路35は、例えば図6に示すように構成できる。図6において、遅延回路 (Z^{-1}) 351、352は、当該フィルタ回路35に入力された複素検波信号を順次1標本化クロックずつ遅延する。入力された複素検波信号及び各遅延回路351、352で遅延された複素検波信号はそれぞれ係数回路353、354、355に供給される。

10

20

30

40

50

【0056】係数回路353は複素検波信号に j を乗じる。係数回路354は1標本化クロック遅延された複素検波信号に1を乗じる。係数回路355は2標本化クロック遅延された複素検波信号に $-j$ を乗じる。係数回路353の出力と係数回路354の出力は加算回路356で加算され、さらに加算回路357で係数回路355の出力が加算されて第2のフィルタ回路35の出力となる。

【0057】以上のように構成された第2のフィルタ回路35の周波数-振幅特性は、図7に示すように、主に基底帯域の中心周波数 f_0 に対して負の周波数領域の信号を通過させる特性を有する。また、1標本化クロックの群遅延特性を有する。

【0058】尚、係数回路353は、複素検波信号の実部と虚部を入れ替えた後に実部の極性を反転する構成とすることで簡単に実現できる。係数回路354は省略可能である。係数回路355は、複素検波信号の実部と虚部を入れ替えた後に虚部の極性を反転する構成とすることで簡単に実現できる。

【0059】ところで、図1において、遅延回路33が複素検波信号を遅延するクロック数は、有効シンボル期間から第1及び第2のフィルタ回路34、35の群遅延時間を引いた時間に相当するクロック数である。例えば、フィルタ回路34、35が図4、図6に示したような構成であるとする、フィルタ回路34、35の群遅延時間が1クロックであるため、遅延回路33が遅延するクロック数は有効シンボル期間に相当するクロック数より1クロック少なくすればよい。

【0060】第1、第2の相関回路36、37は同構成であり、例えば第1の相関回路36は図8に示すように構成できる(第2の相関回路37の構成図は省略する)。図8において、相関回路36に入力された2つの複素検波信号のうち、一方は共役回路361で共役な信号に変換され、残りの一方は、乗算回路362で共役回路361の出力する信号と複素乗算される。

【0061】乗算回路362の出力する信号はシフトレジスタ363に所定の期間保持される。このシフトレジスタ363は保持している期間の信号を並列に出力するもので、この並列出力は加算回路364に供給される。この加算回路364はシフトレジスタ363が並列に出力する信号の総和を求める。すなわち、シフトレジスタ363と加算回路364は積分回路を構成している。

【0062】また、上記第1の相関回路36(及び第2の相関回路37)は、例えば図9に示すように構成することもできる。図9において図8の構成と異なる部分は、積分回路を構成するシフトレジスタ363と加算回路364に対応する部分である。

【0063】図9において、保持回路366は1標本化クロック前の相関ベクトルを保持する。係数回路367は保持回路366で保持された相関ベクトルに減衰率 α

(α は0より大きい1未満の実数)を乗ずる。加算回路365は、乗算回路362の出力と係数回路367で減衰率 α を乗された相関ベクトルとを加算して相関ベクトルを求める。保持回路366は、保持する相関ベクトルの値を加算回路365で求められた相関ベクトルの値に標本化クロック毎に更新する。

【0064】すなわち、加算回路365と保持回路366と係数回路367は、時定数が $1/\alpha$ の積分回路を構成しており、図8に示したシフトレジスタ363と加算回路364で構成される積分回路と同様に機能する。

【0065】図10に、直交検波回路31で得られた複素検波信号から第1及び第2の相関回路36、37にて第1及び第2の相関ベクトルが求められる過程を示す。図10において、(a)は直交検波回路31が出力する複素検波信号である。本発明のOFDM復調装置は、この複素検波信号における有効シンボル期間の後部の信号を有効シンボル期間に前置されるガード期間に複写した構成のOFDM信号を復調するものである。

【0066】複素検波信号は、遅延回路33で図10(b)に示すように1シンボルの有効シンボル期間分遅延され、第1及び第2のフィルタ回路34、35で各々異なる周波数領域の信号に分離される。

【0067】説明を簡単にするため、各フィルタ回路34、35の周波数選択効果を見捨てる、フィルタ回路34、35の出力には遅延された複素検波信号が得られる。第1及び第2の相関回路36、37では、図10

(a)に示す複素検波信号と図10(b)に示すように有効シンボル期間遅延された複素検波信号の相関を求める。このとき、ガード期間には有効シンボル期間の後部の信号が複写されている。このため、両者の相関ベクトルは、図10(c)に示すように、信号波形が一致する部分(図では $-T_g$ 、 T_s の部分)で絶対値が大きくなる。

【0068】また、相関ベクトルのピーク点での位相角は、局部発振信号及び標本化クロックの周波数に誤差がない場合は0であるが、局部発振信号及び標本化クロックの周波数に誤差が生じた場合はその誤差に応じた位相角が発生する。

【0069】以下に、局部発振信号及び標本化クロックの周波数に誤差が生じた場合に、相関回路36、37で得られる第1及び第2の相関ベクトルの位相角について説明する。

【0070】局部発振信号の周波数に誤差がない場合、あるシンボル(例えば、図10(a)における S_1 を伝送するシンボル)の期間に直交検波回路31から出力される複素検波信号 $s(t)$ は(1)式に示すように与えられる。(1)式において、 d_k はサブキャリア k の変調ベクトルである。 ω_k はサブキャリア k の角周波数であり、 $2\pi/T_s$ の整数倍である(T_s は有効シンボル期間長)。ここで、有効シンボルの先頭は、図10に示す

10

20

30

40

50

ように時刻 $t = 0$ とする。

【0071】

* 【数1】

*

$$s(t) = \sum_{k=0}^{N-1} d_k \cdot e^{j\omega_k t} \quad (-T_g \leq t \leq T_s) \quad \dots (1)$$

【0072】 相関回路36, 37において、複素検波信号 $s(t)$ が遅延回路33及びフィルタ回路34, 35を経て有効シンボル期間 T_s 遅延された信号 $s(t - T_s)$ と直接入力された複素検波信号 $s(t)$ との相関ベクトル C ※

※(t) を求める演算は(2)式に示すように表わせる。

【0073】

【数2】

$$C(t) = \int_{-T_g}^0 s(t+\tau) \cdot s^*(t-T_s+\tau) d\tau \quad \dots (2)$$

【0074】 サブキャリア k の OFDM 信号成分 $s_k(t)$ について相関回路36, 37での相関演算を考えると、(3)式に示すように表されるため、サブキャリア k の★

★相関ベクトル $C_k(t)$ は(4)式に示すようになる。

【0075】

【数3】

$$s_k(t) = d_k \cdot e^{j\omega_k t} \quad \dots (3)$$

【0076】

【数4】

$$C_k(t) = \int_{-T_g}^0 s_k(t+\tau) \cdot s_k^*(t-T_s+\tau) d\tau \quad \dots (4)$$

【0077】 相関ベクトルから局部発振信号及び標準化クロックの周波数誤差を検出する時刻を、相関ベクトルの大きさが最大となる時刻 ($t = T_s$) とすると、時刻 T_s における相関ベクトル $C_k(T_s)$ は(5)式に示すよ ☆

☆うになる。(5)式から、相関ベクトル $C_k(T_s)$ の位相角は0であることがわかる。

【0078】

【数5】

$$\begin{aligned} C_k(T_s) &= \int_{-T_g}^0 s_k(T_s+\tau) \cdot s_k^*(\tau) d\tau \\ &= d_k d_k^* \int_{-T_g}^0 e^{j\omega_k(T_s+\tau)} e^{-j\omega_k\tau} d\tau \\ &= |d_k|^2 e^{j\omega_k T_s} \int_{-T_g}^0 d\tau \\ &= |d_k|^2 T_g \quad \dots (5) \end{aligned}$$

【0079】 局部発振信号の周波数に誤差 $\Delta\omega$ が発生し、標準化クロックの周波数のずれによって有効シンボル期間長に ΔT の誤差が発生した場合、複素検波信号 $s_k(t)$ は(6)式に示すようになり、相関ベクトル $C_k(T_s + \Delta T)$ は(7)式に示すようになる。尚、(7)式◆40

◆において、 $\Delta\omega \Delta T$ は微小な値であるとして省略している。

【0080】

【数6】

$$s_k'(t) = d_k \cdot e^{j(\omega_k + \Delta\omega)t} \quad \dots (6)$$

【0081】

【数7】

$$\begin{aligned}
 C_k(T_s + \Delta T) &= \int_{-T_g}^0 s_k(T_s + \Delta T + \tau) \cdot s_k^*(\tau) d\tau \\
 &= |d_k|^2 e^{j(\omega_k + \Delta \omega)(T_s + \Delta T)} \int_{-T_g}^0 d\tau \\
 &= |d_k|^2 T_g e^{j(\Delta \omega T_s + \omega_k \Delta T + \Delta \omega \Delta T)} \\
 &= |d_k|^2 T_g e^{j(\Delta \omega T_s + \omega_k \Delta T)} \quad \dots (7)
 \end{aligned}$$

相関ベクトル $C_k(T_s + \Delta T)$ の位相角を ϕ_k とすると、
 (8) 式に示すようになる。

* 【0082】

* 【数8】

$$\phi_k = \Delta \omega T_s + \omega_k \Delta T \quad \dots (8)$$

【0083】(8) 式からわかるように、相関ベクトルの位相角は、局部発振信号の周波数の誤差 $\Delta \omega$ に対しては、サブキャリアの周波数 ω_k に関わらず $\Delta \omega T_s$ なる位相角を生じる。また、標本化クロックの周波数のずれにより発生した有効シンボル期間の誤差 ΔT に対しては、周波数 ω_k に比例した $\omega_k \Delta T$ なる位相角を生じる。

【0084】そこで、例えば第1及び第2のフィルタ回路34、35で得られる正の周波数帯域の信号と負の周波数領域の信号を用い、第1及び第2の相関回路36、37にて複素検波信号との相関ベクトルを求め、周波数制御回路38にて各々の相関ベクトルの位相角の和から局部発振信号の周波数の誤差 $\Delta \omega$ を、また各々の相関ベクトルの位相角の差から標本化クロックの周波数のずれによる有効シンボル期間の誤差 ΔT を検出することができる。

【0085】局部発振信号の周波数制御及び標本化クロックの周波数制御を行う周波数制御回路38は、例えば図11に示すように構成できる。図11において、位相角演算回路 ($\tan^{-1} (Im / Re)$; Re は実部、 Im は虚部) 381、382はそれぞれ第1及び第2の相関ベクトルの位相角を求める。加算回路383は、位相角演算回路381で得られた第1の相関ベクトルの位相角と位相角演算回路382で得られた第2の相関ベクトルの位相角とを加算することによって、前述のように局部発振信号の周波数の誤差 $\Delta \omega$ に従った値を求める。

【0086】ループフィルタ384は、検波周波数制御ループの制御特性を決めるもので、局部発振信号の周波数誤差信号を増幅または減衰したり平滑化したりする。D/A変換回路385は、ループフィルタ384の出力する数値をアナログ電圧に変換する。この信号は、検波周波数制御信号として直交検波回路31の局部発振回路314に供給される。

【0087】尚、ループフィルタ384とD/A変換回路385は順序が入れ替わることもある。また、直交検波回路31に用いられる局部発振回路314が数値制御

型である場合にはD/A変換回路385は不要となる。

【0088】減算回路386は、位相角演算回路381で得られた第1の相関ベクトルの位相角から位相角演算回路382で得られた第2の相関ベクトルの位相角を減算することによって、前述のように標本化クロックの周波数のずれによる有効シンボル期間の誤差 ΔT に従った値を求める。

【0089】ループフィルタ387は、クロック周波数制御ループの制御特性を決めるもので、標本化クロックの周波数誤差信号を増幅または減衰したり平滑化したりする。D/A変換回路388は、ループフィルタ387の出力する数値をアナログ電圧に変換する。この信号はクロック周波数制御信号としてクロック発生回路39に供給される。

【0090】クロック発生回路39では、クロック周波数制御信号に基づいて、有効シンボル期間の誤差 ΔT が正のときはクロック周波数を高く、有効シンボル期間の誤差 ΔT が負のときはクロック周波数を低くするように制御する。

【0091】尚、ループフィルタ387とD/A変換回路388は順序が入れ替わることもある。また、クロック発生回路39の発振器が数値制御型である場合にはD/A変換回路388は不要となる。

【0092】周波数制御回路38における演算は、雑音耐性を良好にするため、第1及び第2の相関ベクトルの大きさが最大となる時点で行うのが望ましい。そこで、周波数制御回路38では、シンボルタイミング判定回路40から第1及び第2の相関ベクトルが最大と判定される時点のシンボルタイミング信号を入力し、そのタイミングで演算処理を実行するものとする。

【0093】これにより、局部発振信号及び標本化クロックの周波数誤差は、サブキャリアの変調方式に依存せずにシンボル毎に正確に求めることができ、これによって局部発振信号及び標本化クロックの周波数同期を高速にかつ正確に引き込むことができる。

【0094】上記シンボルタイミング判定回路40は、

20

30

40

50

例えば図12に示すように構成できる。図12において、第1の相関ベクトルの実部(Re)と虚部(Im)はそれぞれ自乗回路401、402で自乗された後、加算回路405で加算され、これによって第1の相関ベクトルの絶対値の自乗が求まる。

【0095】同様に、第2の相関ベクトルの実部と虚部はそれぞれ自乗回路403、404で自乗された後、加算回路406で加算され、これによって第2の相関ベクトルの絶対値の自乗が求まる。

【0096】各加算回路405、406の加算結果は加算回路407で加算され、これによって第1及び第2の相関ベクトルの絶対値の自乗の和が求まる。この加算回路407の出力信号は微分回路408で時間的に微分され、零クロス検出回路409でピーク点(傾きが0となる時点)が求められる。

【0097】一方、加算回路407の出力信号はコンパレータ4010にも供給される。このコンパレータ4010は、加算回路407の出力が所定の値を超えた場合に、ゲート回路4011を開く。このゲート回路4011は、コンパレータ4010によってゲートが開かれたときに零クロス検出回路409の出力するピーク点をシンボルタイミングとして判定し、トリガによるシンボルタイミング信号として出力する。

【0098】尚、シンボルタイミング信号が第1及び第2の相関ベクトルに発生した雑音等によって揺らがないように、フライホイール回路でシンボルタイミング信号を保護すると効果的である。

【0099】また、シンボルタイミング判定回路40では、第1及び第2の相関ベクトルの大きさが最大となる時点を求められればよいので、自乗回路401~404を例えば絶対値を求める回路に置き換えてもよい。また、第1または第2の相関ベクトルのいずれか一方のみでシンボルタイミングを求めるようにしてもよい。

【0100】図1において、フーリエ変換回路32は、シンボルタイミング判定回路40からのシンボルタイミング信号に従って有効シンボル期間の複素検波信号を抜き出し、時間領域から周波数領域へフーリエ変換することによって各サブキャリアの復調ベクトルを得る。

【0101】したがって、上記構成によるOFDM復調装置は、フーリエ変換する前の複素検波信号から局部発振信号及び標本化クロックの周波数誤差を得ているので、局部発振信号及び標本化クロックの周波数がずれても、その局部発振信号及び標本化クロックの周波数誤差を正確に推定することができる。

【0102】これにより、雑音に影響されることなく、かつ高速に局部発振信号及び標本化クロックの周波数同期を行うことができる。その結果、局部発振信号及びクロック周波数の誤差が確実に除去され、これによってフーリエ変換回路32にて正しい復調ベクトルが得られるようになる。

【0103】次に、図13乃至図17を参照して第2の実施の形態について説明する。この実施の形態の全体構成は図1に示した第1の実施の形態の構成と同じであるが、第1のフィルタ回路34、第2のフィルタ回路35、周波数制御回路38の構成に特徴がある。そこで、ここでは全体構成の図及び説明は省略し、図13、図15、図17にそれぞれの具体的な構成を示して、特徴部分について説明する。また、図14、図16にそれぞれこの実施の形態における第1及び第2のフィルタ回路34、35が持つ周波数-振幅特性を示す。

【0104】まず、図13に示すフィルタ回路34において、遅延回路(Z^{-1})3411はフィルタ回路34に入力された複素検波信号を1標本化クロック遅延して係数回路3412に出力する。この係数回路3412は、1標本化クロック遅延された複素検波信号に1を乗じる。この係数回路3412の出力はフィルタ回路34の出力となる。

【0105】以上のように構成されたフィルタ回路34は、図14に示すように、周波数領域で基底帯域の中心周波数を軸に偶対称な通過特性を有する。また、1標本化クロックの群遅延を有する。尚、係数回路3412は省略可能である。

【0106】図15に示すフィルタ回路35において、遅延回路(Z^{-1})3511、3512は、当該フィルタ回路35に入力された複素検波信号を順次1標本化クロックずつ遅延する。係数回路3513は、当該フィルタ回路35に入力された複素検波信号に $-j$ を乗じる。係数回路3514は、遅延回路3511、3512によって2標本化クロック遅延された複素検波信号に j を乗じる。係数回路3513の出力と係数回路3514の出力は加算回路3515で加算され、フィルタ回路35の出力となる。

【0107】以上のように構成されたフィルタ回路35は、図16に示すように、周波数領域で基底帯域の中心周波数を軸に奇対称な通過特性を有する。また、1標本化クロックの群遅延を有する。

【0108】尚、係数回路3513は、複素検波信号の実部と虚部を入れ替えた後に虚部の極性を反転する構成とすることで簡単に実現できる。また、係数回路3514は、複素検波信号の実部と虚部を入れ替えた後に実部の極性を反転することで簡単に実現できる。

【0109】ところで、図1に示した遅延回路33が複素検波信号を遅延するクロック数は、前述したように、有効シンボル期間からフィルタ回路34、35の群遅延時間を引いた時間に相当するクロック数である。例えば、フィルタ回路34、35をそれぞれ図13、図15に示すような構成とすると、フィルタ回路34、35の群遅延時間が1クロックであるため、遅延回路33が遅延するクロック数は有効シンボル期間に相当するクロック数より1クロック少なくすればよい。

【0110】以下に、局部発振信号及び標準化クロックの周波数に誤差が生じた場合に、相関回路36、37で得られる第1及び第2の相関ベクトルについて説明する。前述のように、(7)式はサブキャリアkの信号成分によって相関回路36、37の出力に得られる相関ベクトルを表す。そこで、ここではさらに $\omega_{k1} = +\omega$ 、 $\omega_{k2} = -\omega$ なる2つの周波数のサブキャリアk1及びk2について考える。

$$C_1 = C_{k1}(T_s + \Delta T) + C_{k2}(T_s + \Delta T)$$

$$\cong |d|^2 T_g \left(e^{j(\Delta \omega T_s + \omega \Delta T)} + e^{j(\Delta \omega T_s - \omega \Delta T)} \right)$$

$$\cong |d|^2 T_g \cdot 2 \cos(\omega \Delta T) e^{j \Delta \omega T_s}$$

… (9)

【0113】一方、第2のフィルタ回路35は奇対称な通過特性を有するため、このフィルタ回路35の出力はサブキャリアk1の信号成分からサブキャリアk2の信号成分を減じたものとなる。したがって、相関回路37※

$$C_2 = C_{k1}(T_s + \Delta T) - C_{k2}(T_s + \Delta T)$$

$$\cong |d|^2 T_g \left(e^{j(\Delta \omega T_s + \omega \Delta T)} - e^{j(\Delta \omega T_s - \omega \Delta T)} \right)$$

$$\cong |d|^2 T_g \cdot 2j \sin(\omega \Delta T) e^{j \Delta \omega T_s}$$

… (10)

【0115】第1及び第2のフィルタ回路34、35をそれぞれ上記のような構成とした場合、周波数制御回路38は例えば図17に示すように構成できる。図17において、第1の相関回路36からの第1の相関ベクトルは位相角演算回路($\tan^{-1}(\text{Im}/\text{Re})$) 3813に供給される。この位相角演算回路3813は第1の相関ベクトルの位相を求める。(9)式からわかるように、第1の相関ベクトルC1の位相は $\Delta \omega T_s$ となる。よって、位相角演算回路3813の出力には局部発振信号の周波数誤差 $\Delta \omega$ に従った値が得られる。この局部発振信号の検波周波数誤差信号はループフィルタ3814に供給される。

【0116】このループフィルタ3814は、検波周波数制御ループの制御特性を決めるもので、局部発振信号の検波周波数誤差信号を増幅または減衰したり平滑化したりするもので、その出力はD/A変換回路3815に供給される。このD/A変換回路3815は、ループフィルタ3814の出力する数値をアナログ電圧に変換するもので、その出力は、検波周波数制御信号として、前述の直交検波回路31内の局部発振回路314に供給さ★

*【0111】第1のフィルタ回路34は偶対称な通過特性を有するため、このフィルタ回路34の出力はサブキャリアk1の信号成分にサブキャリアk2の信号成分を加えたものとなる。したがって、相関回路36から出力される第1の相関ベクトルC1は各々の相関ベクトルの和として(9)式に示すようになる。

【0112】

【数9】

※から出力される第2の相関ベクトルC2は各々の相関ベクトルの差として(10)式に示すようになる。

【0114】

【図10】

★れる。

【0117】尚、ループフィルタ3814とD/A変換回路3815は順序が入れ替わることもある。また、局部発振回路314が数値制御型である場合には、D/A変換回路3815は不要となる。

【0118】一方、上記第1の相関ベクトルは共役回路3811にも供給される。この共役回路3811は第1の相関ベクトルの複素共役を求めるもので、その出力は乗算回路3812に供給される。

【0119】この乗算回路3812は共役回路3811で得られた第1の相関ベクトルの共役なベクトルと第2の相関回路37からの第2の相関ベクトルとを乗算するもので、その乗算結果は虚部選択回路(Im[]) 3816に供給される。この虚部選択回路3816は入力信号から虚部を選択的に導出するもので、その出力には(11)式に示すように有効シンボル期間の誤差 ΔT に従った値が得られる。このようにして得られた虚部選択信号はループフィルタ3817に供給される。

【0120】

【数11】

23

24

$$\begin{aligned} \text{Im}[C_1^* C_2] &= \text{Im}[|d|^4 T_g^2 \cdot 4j \cos(\omega \Delta T) \sin(\omega \Delta T)] \\ &= |d|^4 T_g^2 \cdot 2 \sin(2\omega \Delta T) \quad \dots (11) \end{aligned}$$

【0121】上記ループフィルタ3817は、標本化クロック制御ループの制御特性を決めるもので、標本化クロックの周波数誤差信号を増幅または減衰したり平滑化したりするもので、その出力はD/A変換回路3818に供給される。このD/A変換回路3818は、ループフィルタ3817の出力する数値をアナログ電圧に変換するもので、その出力はクロック周波数制御信号として前述のクロック発生回路39に供給される。

【0122】クロック発生回路39は、周波数制御回路38からのクロック周波数制御信号に基づいて、有効シンボル期間の誤差 ΔT が正のときはクロック周波数を高く、有効シンボル期間の誤差 ΔT が負のときはクロック周波数を低くする。

【0123】尚、上記周波数制御回路38において、ループフィルタ3817とD/A変換回路3818は順序が入れ替わることもある。また、クロック発生回路39の発振器が数値制御型である場合にはD/A変換回路3818は不要となる。

【0124】周波数制御回路38における演算は、前述したように、雑音耐性を良好にするため、第1及び第2の相関ベクトルの大きさが最大となる時点で行うのが望ましい。そこで、周波数制御回路38では、シンボルタイミング判定回路40から第1及び第2の相関ベクトルが最大と判定される時点のシンボルタイミング信号を入力し、そのタイミングで演算処理を実行するものとする。

【0125】以上の説明からわかるように、上記構成によるOFDM復調装置でも、フーリエ変換する前の複素検波信号から局部発振信号及び標本化クロックの周波数誤差を得ているので、第1の実施の形態と同様の効果を得ることができる。

【0126】図18は本発明の第3の実施の形態におけるOFDM復調装置のブロック構成を示すものである。この実施の形態のOFDM復調装置は、第1及び第2の実施の形態のOFDM復調装置の構成とは、フィルタ回路の接続位置が異なる。すなわち、第1及び第2の実施の形態では、フィルタ回路34、35を遅延回路33と相関回路36、37との間に接続する構成であるのに対して、この実施の形態では図18に示すように直交検波回路31と相関回路36、37の間にフィルタ回路41、42を接続する構成となっている。

【0127】上記フィルタ回路41は前述のフィルタ回路34と同構成であり、図4または図13に示すような構成とし、図5または図14に示すような特性を有するものとする。また、フィルタ回路42は前述のフィルタ

回路35と同構成であり、図6または図15に示すような構成とし、図7または図16に示すような特性を有するものとする。

【0128】但し、この構成の場合、フィルタ回路の接続される位置の違いに伴い、第1及び第2の実施の形態における遅延回路33の遅延時間が、有効シンボル期間長からフィルタ回路34、35の群遅延時間を引いたものであったのに対して、この実施の形態における遅延回路33の遅延時間は有効シンボル期間長にフィルタ回路41、42の群遅延時間を加えたものとする必要がある。

【0129】その他の構成は第1及び第2の実施の形態と同じであるため、図18では図1と同一部分に同一符号を付して示し、詳細な説明は省略する。また、第1の実施の形態のOFDM復調装置と同じ原理に基づいて動作し、同様に作用するので、その説明も省略する。

【0130】図19は本発明の第4の実施の形態におけるOFDM復調装置のブロック構成を示すものである。この実施の形態のOFDM復調装置は、第1の実施の形態と第3の実施の形態の構成の組み合わせであり、図1におけるフィルタ回路34、35及び図18におけるフィルタ回路41、42を同時に使用する構成となっている。ここで、フィルタ回路34、41は、いずれも図4または図13に示す構成で、図5または図14に示す特性を有する。同様に、フィルタ回路35、42は、いずれも図6または図15に示す構成で、図7または図16に示す特性を有する。

【0131】この構成の場合、フィルタ回路34、35、41、42の各群遅延時間が全て同じであることから、遅延回路33の遅延時間は有効シンボル期間長相当の時間とすればよい。

【0132】その他の構成は第1及び第2の実施の形態と同じであるため、図19では図1と同一部分に同一符号を付して示し、詳細な説明は省略する。また、第1の実施の形態のOFDM復調装置と同じ原理に基づいて動作し、同様に作用するので、その説明も省略する。

【0133】図20は本発明の第5の実施の形態におけるOFDM復調装置のブロック構成を示すものである。この実施の形態のOFDM復調装置は、直交検波回路31から出力される複素検波信号を互いに異なる周波数振幅特性を有するフィルタ回路43、44に通して相関回路36、37に供給する一方、遅延回路45、46で有効シンボル期間長相当の時間遅延して相関回路36、37に供給するようにしたものである。

【0134】上記フィルタ回路43、44は、図4と図

10

20

30

40

50

6に示す構成あるいは図13と図15に示す構成として、図5と図7に示す特性あるいは図14と図16に示す特性を有するものとする。この場合、フィルタ回路43、44の群遅延時間は考慮する必要はなく、遅延回路45、46はいずれも有効シンボル期間長相当の遅延時間を持てばよい。

【0135】その他の構成は第1及び第2の実施の形態と同じであるため、図20では図1と同一部分に同一符号を付して示し、詳細な説明は省略する。また、第1の実施の形態のOFDM復調装置と同じ原理に基づいて動作し、同様に作用するので、その説明も省略する。

【0136】図21は本発明の第6の実施の形態におけるOFDM復調装置のブロック構成を示すものである。この実施の形態のOFDM復調装置は、直交検波回路31から出力される複素検波信号を互いに異なる周波数－振幅特性を有するフィルタ回路43、44に通し、さらに遅延回路45、46で有効シンボル期間長相当の時間遅延して相関回路36、37に供給する一方、直交検波回路31から出力される複素検波信号を直接的に相関回路36、37に供給するようにしたものである。

【0137】上記フィルタ回路43、44は、図4と図6に示す構成あるいは図13と図15に示す構成として、図5と図7に示す特性あるいは図14と図16に示す特性を有するものとする。この場合、フィルタ回路43、44は1標本化クロックの群遅延特性を有するから、遅延回路45、46はそれぞれ有効シンボル期間長から1標本化クロック分差し引いた時間を遅延時間とする。

【0138】その他の構成は第1及び第2の実施の形態と同じであるため、図21では図1と同一部分に同一符号を付して示し、詳細な説明は省略する。また、第1の実施の形態のOFDM復調装置と同じ原理に基づいて動作し、同様に作用するので、その説明も省略する。

【0139】尚、第1乃至第6の実施の形態において、フィルタ回路34、35、41、42、43、44の構成例を2通り示したが、本発明のOFDM復調装置は、複素検波信号を互いに異なる特性のフィルタ回路で分離した信号を用いて2つの相関ベクトルを求めることによって、検波周波数制御信号とクロック周波数制御信号との2つの周波数制御信号を得ることを特徴とするものである。

【0140】

【発明の効果】以上のように本発明によれば、OFDM直交検波用の局部発振信号及び標本化クロックの周波数がずれた状態でも、局部発振信号及び標本化クロックの周波数誤差を正確に推定することができ、これによって雑音に影響されことなく、かつ高速に局部発振信号及び標本化クロックの周波数をOFDM信号に同期させることのできるOFDM復調装置を提供することができる。

【図面の簡単な説明】

【図1】 本発明の第1の実施の形態におけるOFDM復調装置の構成を示すブロック回路図である。

【図2】 第1の実施の形態における直交検波回路の具体的な構成を示すブロック回路図である。

【図3】 第1の実施の形態における直交検波回路の動作を説明するための周波数スペクトルを表わす周波数スペクトル分布図である。

【図4】 第1の実施の形態における第1のフィルタ回路の具体的な構成を示すブロック回路図である。

【図5】 図4に示す第1のフィルタ回路の周波数－振幅特性を示す特性図である。

【図6】 第1の実施の形態における第2のフィルタ回路の具体的な構成を示すブロック回路図である。

【図7】 図6に示す第2のフィルタ回路の周波数－振幅特性を示す特性図である。

【図8】 第1の実施の形態における相関回路の具体的な構成を示すブロック回路図である。

【図9】 第1の実施の形態における相関回路の他の具体的な構成を示すブロック回路図である。

【図10】 第1の実施の形態における動作過程を説明するための各部の信号タイミングと相関関係を示すタイミング図である。

【図11】 第1の実施の形態における周波数制御回路の具体的な構成を示すブロック回路図である。

【図12】 第1の実施の形態におけるシンボルタイミング判定回路の具体的な構成を示すブロック回路図である。

【図13】 本発明の第2の実施の形態における第1のフィルタ回路の具体的な構成を示すブロック回路図である。

【図14】 図13に示す第1のフィルタ回路の周波数－振幅特性を示す特性図である。

【図15】 第2の実施の形態における第2のフィルタ回路の具体的な構成を示すブロック回路図である。

【図16】 図15に示す第2のフィルタ回路の周波数－振幅特性を示す特性図である。

【図17】 第2の実施の形態における周波数制御回路の具体的な構成を示すブロック回路図である。

【図18】 本発明の第3の実施の形態におけるOFDM復調装置の構成を示すブロック回路図である。

【図19】 本発明の第4の実施の形態におけるOFDM復調装置の構成を示すブロック回路図である。

【図20】 本発明の第5の実施の形態におけるOFDM復調装置の構成を示すブロック回路図である。

【図21】 本発明の第6の実施の形態におけるOFDM復調装置の構成を示すブロック回路図である。

【図22】 送信局側のOFDM変調装置の基本的な構成を示すブロック回路図である。

【図23】 図22に示すOFDM変調装置の動作説明

のための基底帯域でのOFDM信号のフォーマットを示す信号構成図である。

【図24】 受信局側のOFDM復調装置の基本的な構成を示すブロック回路図である。

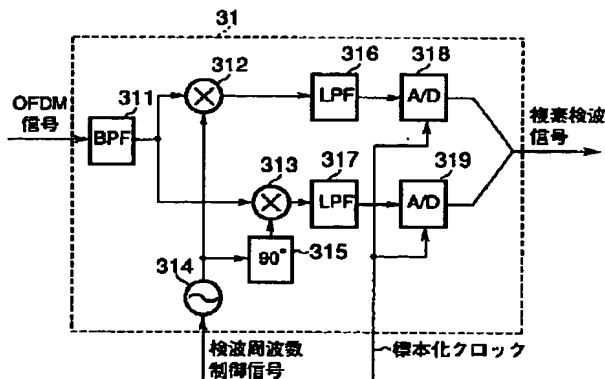
【図25】 マルシンボル及び基準シンボルが挿入されたOFDM信号のパターンを示すタイミング図である。

【図26】 マルシンボル、基準シンボルを用いずに検波周波数、標本化クロックの周波数の同期を行う従来のOFDM復調装置の構成を示すブロック回路図である。

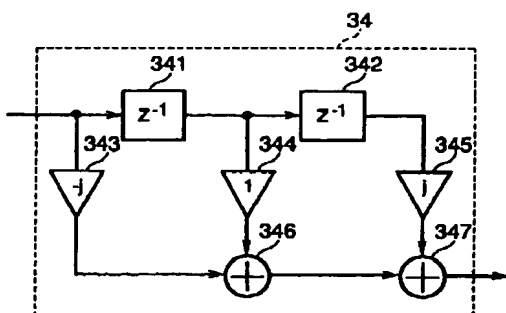
【符号の説明】

11…逆フーリエ変換回路、12…ガード期間付加回路、13…直交変調回路、14…局部発振回路、15…直交復調回路、16…局部発振回路、17…ガード期間除去回路、18…フーリエ変換回路、21…直交検波回路、22…フーリエ変換回路、23…シンボルタイミング判定回路、24…コンステレーション分析回路、25…クロック周波数制御回路、26…検波周波数制御回路、27…クロック発生回路、31…直交検波回路、32…フーリエ変換回路、33…遅延回路、34…第1のフィルタ回路、35…第2のフィルタ回路、36…第1の相関回路、37…第2の相関回路、38…周波数制御回路、39…クロック発生回路、40…シンボルタイミング判定回路、311…BPF、312、313…乗算*
 10 回路、314…局部発振回路、315…移相回路、316、317…LPF、318、319…A/D変換回路、341、342…遅延回路、343、344、345…係数回路、346、347…加算回路、3411…遅延回路、3412…係数回路、351、352…遅延回路、353、354、355…係数回路、356、357…加算回路、3511、3512…遅延回路、3513、3514…係数回路、3515…加算回路、361…共役回路、362…乗算回路、363…シフトレジスタ、364…加算回路、366…保持回路、367…係数回路、381、382…位相角演算回路、383…加算回路、384…ループフィルタ、385…D/A変換回路、386…減算回路、387…ループフィルタ、388…D/A変換回路、401～404…自乗回路、405～407…加算回路、408…微分回路、409…零クロス検出回路、4010…コンパレータ、4011…ゲート回路、3811…共役回路、3812…乗算回路、3813…位相演算回路、3814…ループフィルタ、3815…D/A変換回路、3816…虚部選択回路、3817…ループフィルタ、3818…D/A変換回路、41、42、43、44…フィルタ回路、45、46…遅延回路。

【図2】

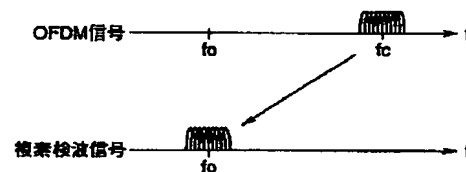


【図4】

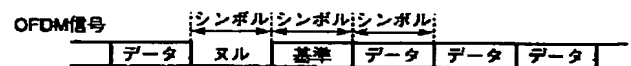


10 * 回路、314…局部発振回路、315…移相回路、316、317…LPF、318、319…A/D変換回路、341、342…遅延回路、343、344、345…係数回路、346、347…加算回路、3411…遅延回路、3412…係数回路、351、352…遅延回路、353、354、355…係数回路、356、357…加算回路、3511、3512…遅延回路、3513、3514…係数回路、3515…加算回路、361…共役回路、362…乗算回路、363…シフトレジスタ、364…加算回路、366…保持回路、367…係数回路、381、382…位相角演算回路、383…加算回路、384…ループフィルタ、385…D/A変換回路、386…減算回路、387…ループフィルタ、388…D/A変換回路、401～404…自乗回路、405～407…加算回路、408…微分回路、409…零クロス検出回路、4010…コンパレータ、4011…ゲート回路、3811…共役回路、3812…乗算回路、3813…位相演算回路、3814…ループフィルタ、3815…D/A変換回路、3816…虚部選択回路、3817…ループフィルタ、3818…D/A変換回路、41、42、43、44…フィルタ回路、45、46…遅延回路。

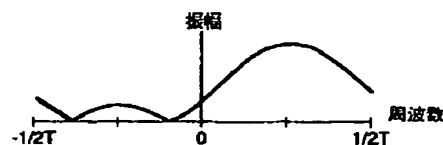
【図3】



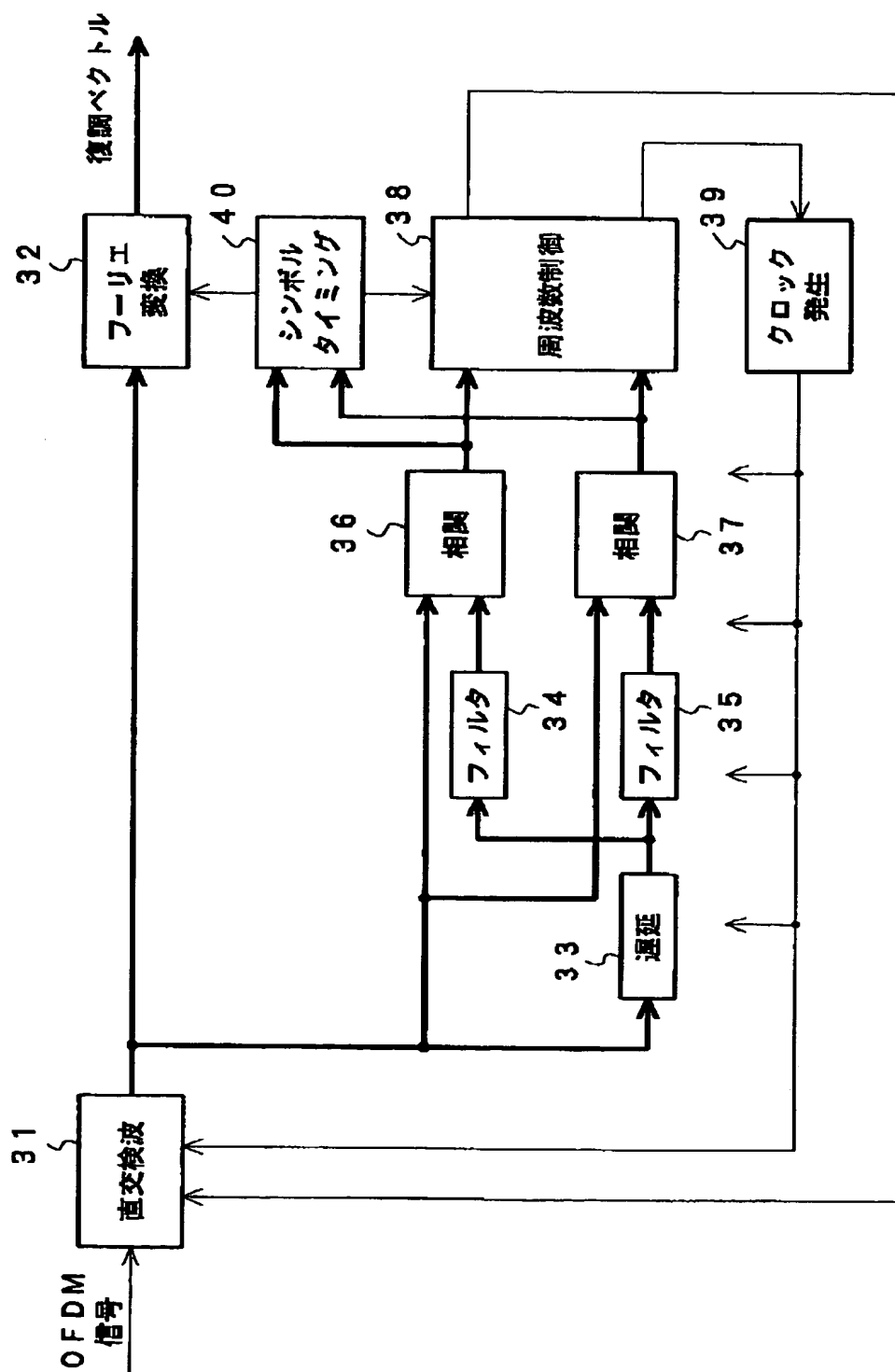
【図25】



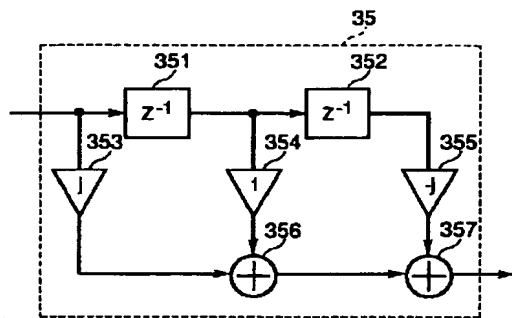
【図5】



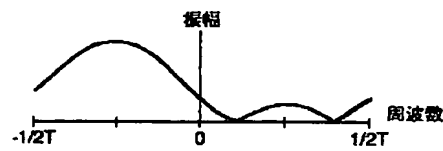
【図 1】



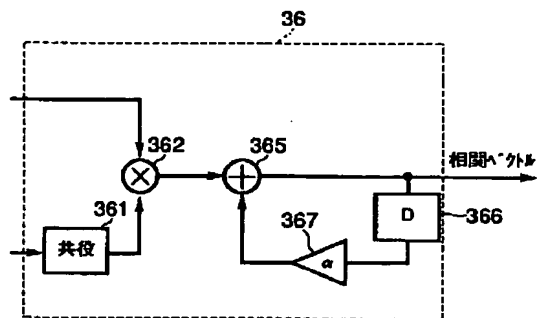
【図6】



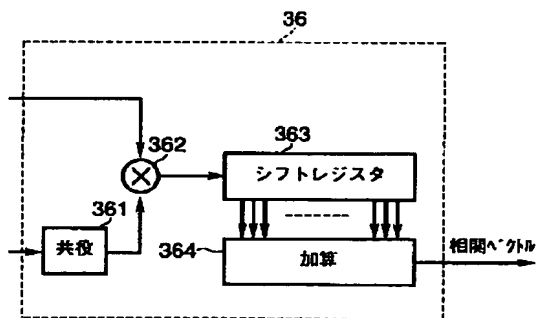
【図7】



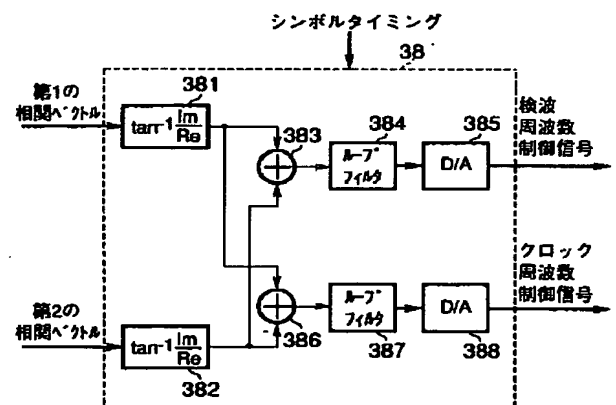
【図9】



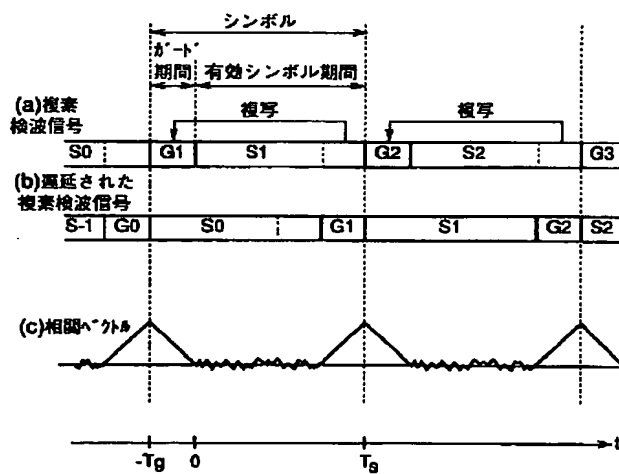
【図8】



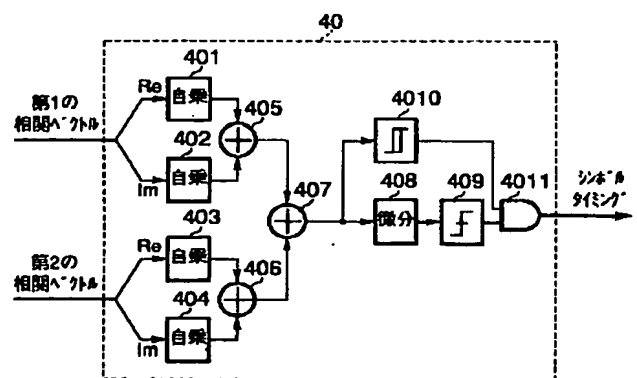
【図11】



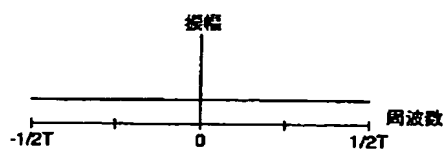
【図10】



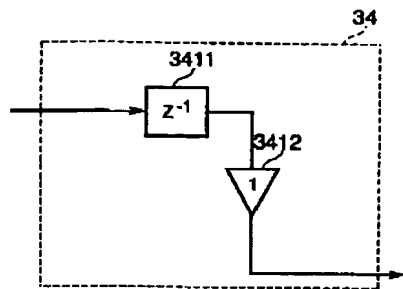
【図12】



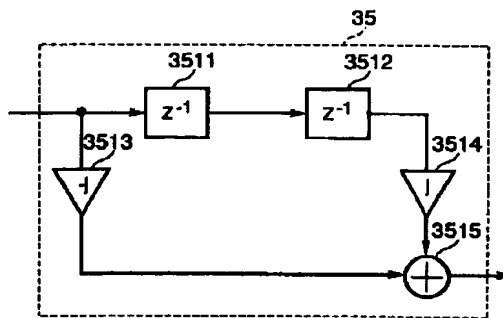
【図14】



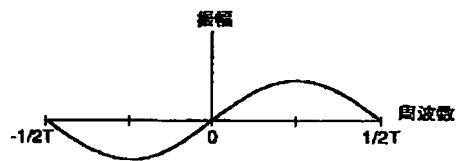
【図13】



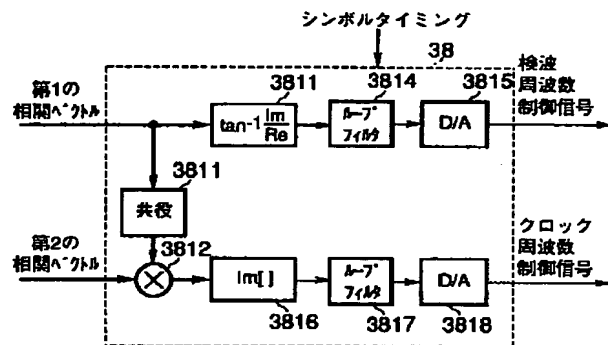
【図15】



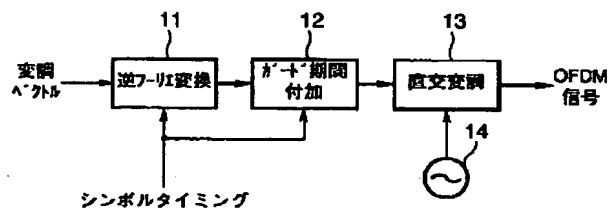
【図16】



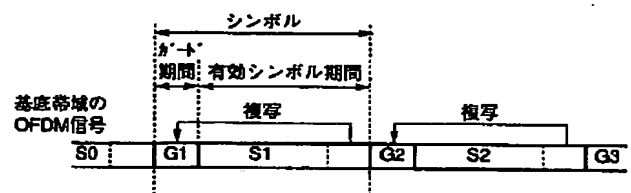
【図17】



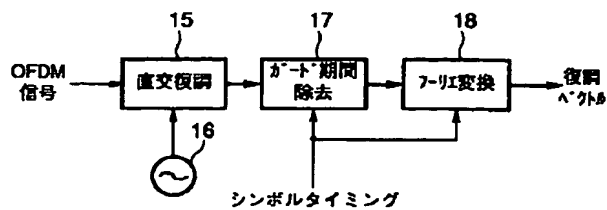
【図22】



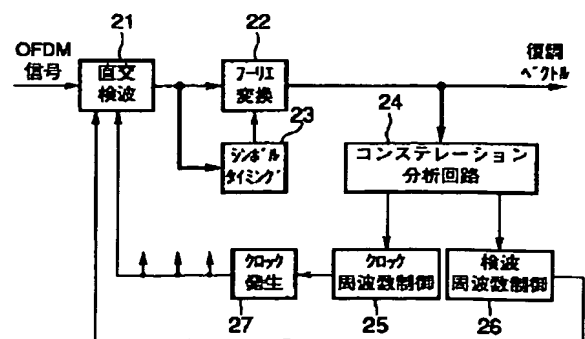
【図23】



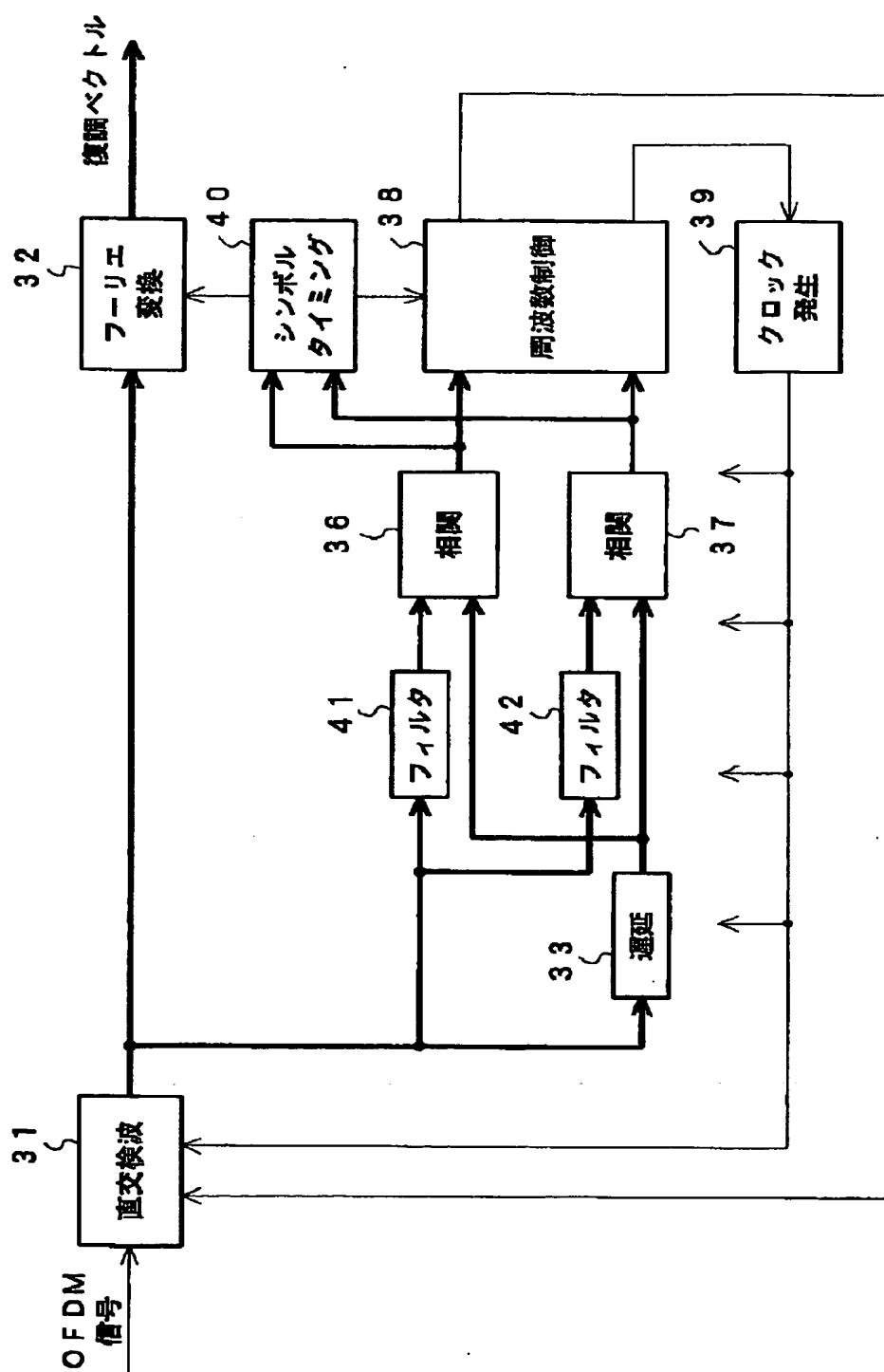
【図24】



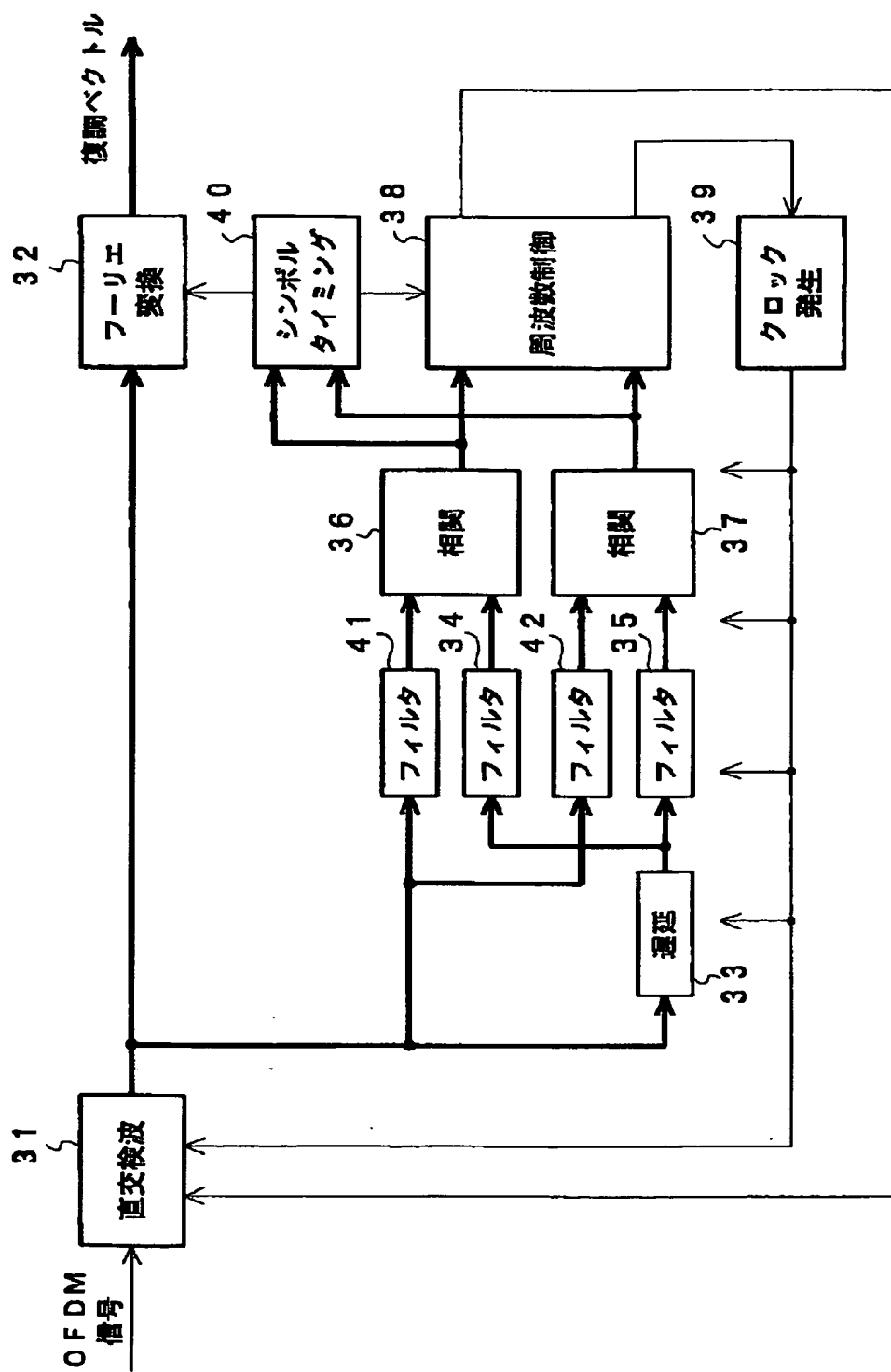
【図26】



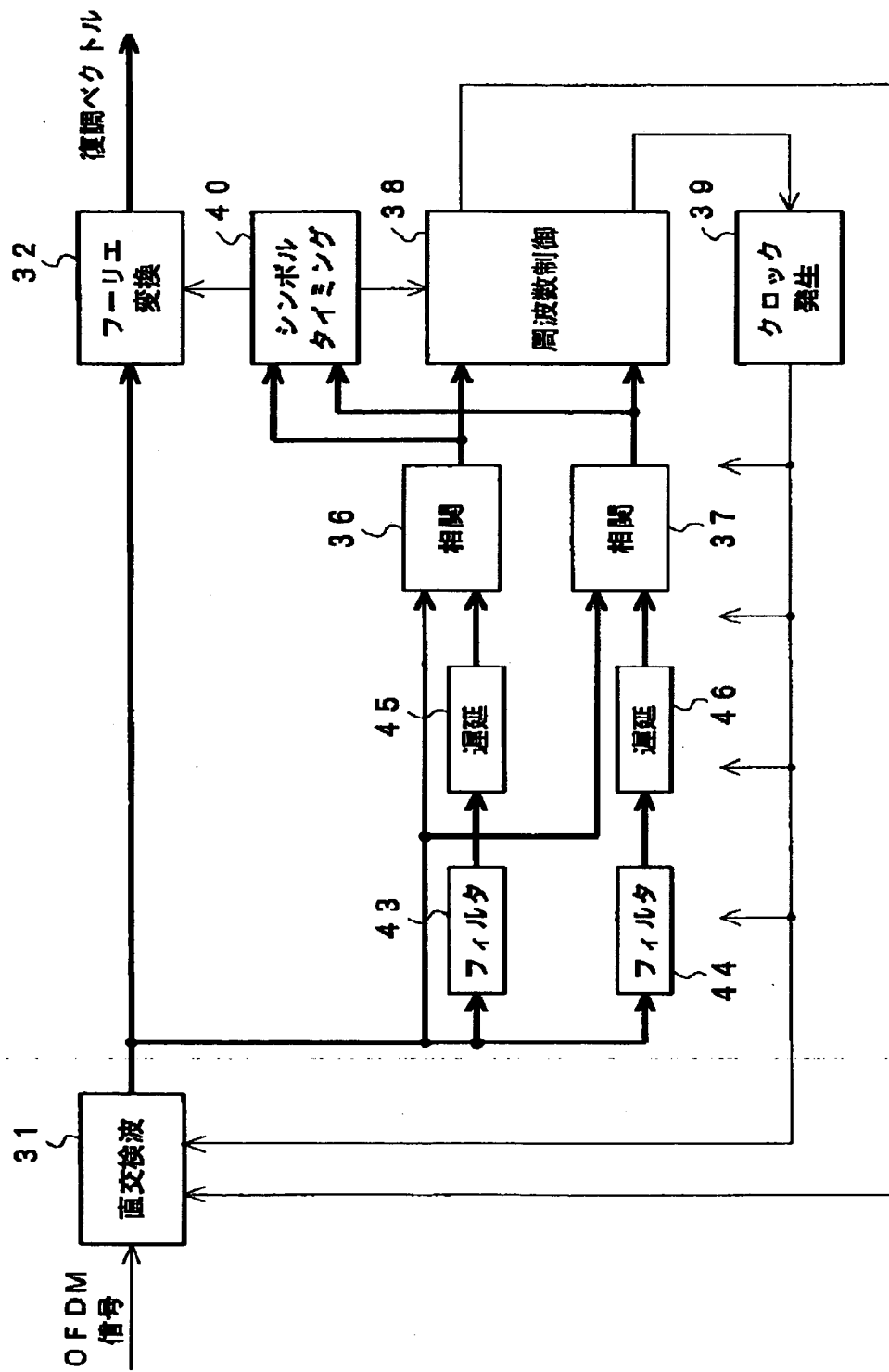
【图 18】



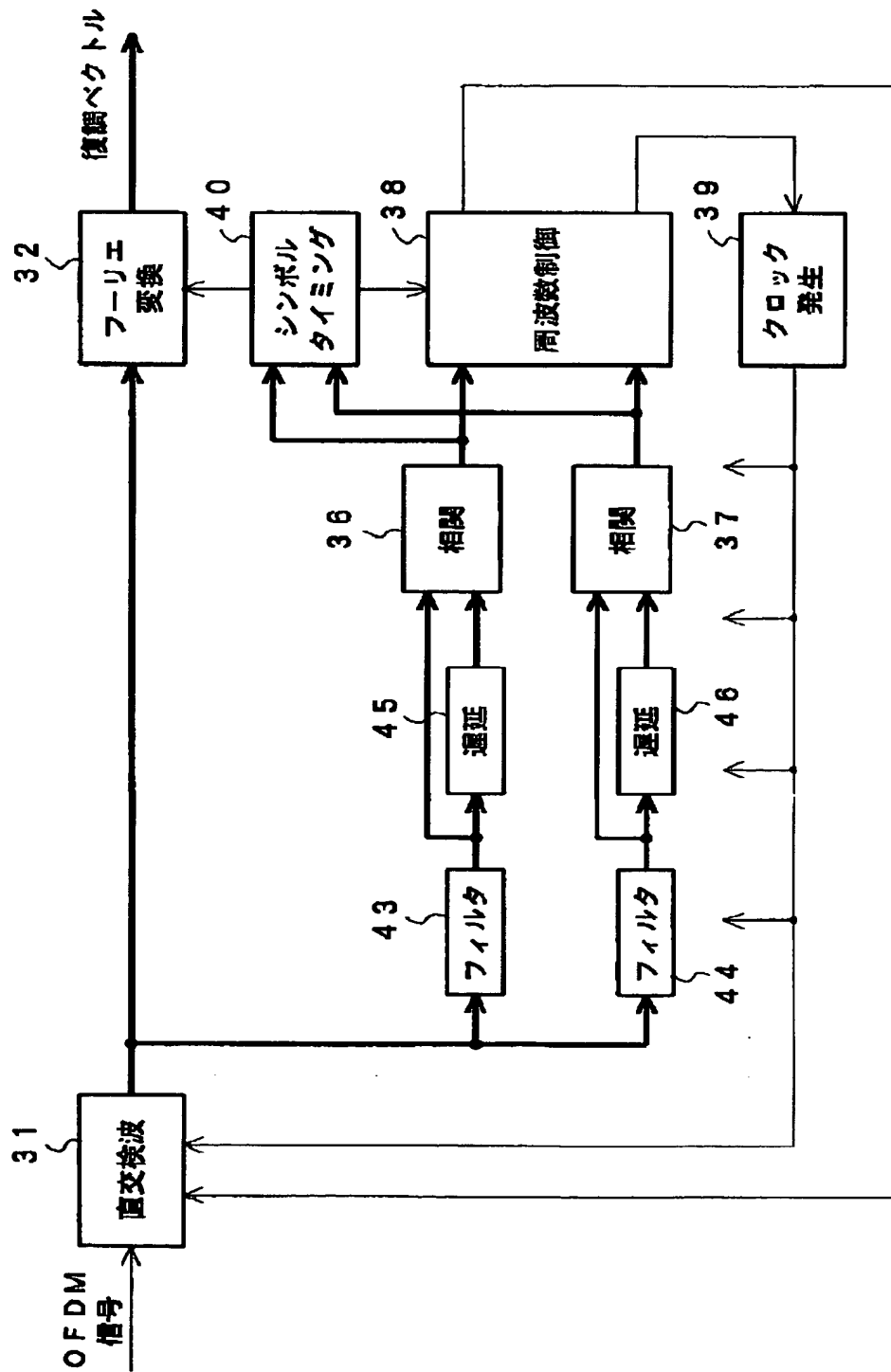
【図19】



【図20】



【図21】



フロントページの続き

(72)発明者 原田 泰男
東京都港区赤坂5丁目2番8号 株式会社
次世代デジタルテレビジョン放送システム
研究所内

(72)発明者 影山 定司
東京都港区赤坂5丁目2番8号 株式会社
次世代デジタルテレビジョン放送システム
研究所内

(72)発明者 木曾田 晃
東京都港区赤坂5丁目2番8号 株式会社
次世代デジタルテレビジョン放送システム
研究所内

(72)発明者 林 健一郎
東京都港区赤坂5丁目2番8号 株式会社
次世代デジタルテレビジョン放送システム
研究所内

(72)発明者 林野 裕司
大阪府門真市大字門真1006番地 松下電器
産業株式会社内